

Original document

TRANSMISSION RECEPTION CONTROL CIRCUIT

Publication number: JP2001127665 (A)

Publication date: 2001-05-11

Inventor(s): SAKIMOTO YOSHIHIRO ±

Applicant(s): KYOCERA CORP ±

Classification:

- international: H01P1/10; H04B1/44; H01P1/10; H04B1/44; (IPC1-7): H04B1/44

- European:

Application number: JP19990309816 19991029

Priority number(s): JP19990309816 19991029

[View INPADOC patent family](#)

[View list of citing documents](#)

Abstract of **JP 2001127665 (A)**

[Translate this text](#)

PROBLEM TO BE SOLVED: To provide a transmission/reception control circuit that is compatible with dual band where a loss is small in transmission/reception and the isolation between a transmission terminal and a reception terminal can be increased in the transmission. **SOLUTION:** A coil 29 providing a high impedance to a reception signal is provided between a 1st transmission line 3 of a 1st switching circuit S1 and a 2nd transmission line 13 of a 2nd switching circuit S2, and 1st, 2nd and 4th switching elements 8, 4, 14 are conductive in the 1st transmission and 2nd, 3rd and 4th switching elements 4, 14, 18 are conductive in the 2nd transmission.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-127665

(P2001-127665A)

(43)公開日 平成13年5月11日(2001.5.11)

(51)Int.Cl.⁷

H 04 B 1/44

H 01 P 1/10

識別記号

F I

テ-マコ-ト^{*}(参考)

H 04 B 1/44

5 K 01 L

H 01 P 1/10

審査請求 未請求 請求項の数2 O.L (全10頁)

(21)出願番号

特願平11-309816

(22)出願日

平成11年10月29日(1999.10.29)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 崎本 吉大

鹿児島県国分市山下町1番1号 京セラ株
式会社鹿児島国分工場内

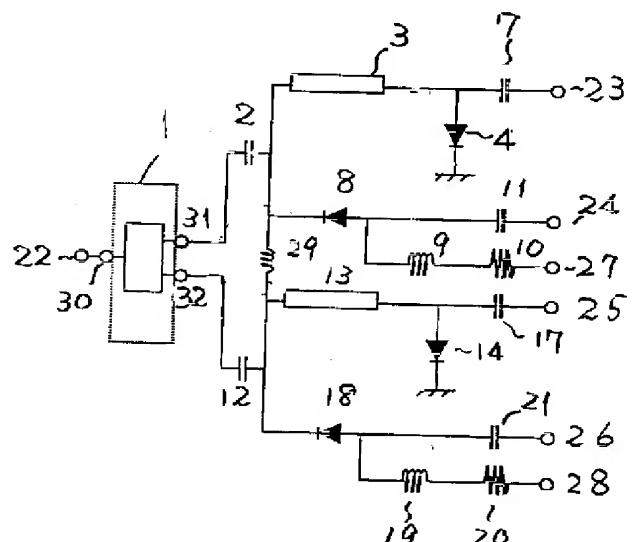
Fターム(参考) 5K011 DA02 DA22 DA25 FA01 GA04
KA04 KA13

(54)【発明の名称】 送受信制御回路

(57)【要約】

【課題】 デュアルバンド対応であり、送受信時において損失が小さく、送信時において送信端子と受信端子間のアイソレーションを大きくすることができる送受信制御回路を提供する。

【解決手段】 第1のスイッチング回路S1の第1の伝送線路3と、第2のスイッチング回路S2の第2の伝送線路13との間に接続される受信信号に対して高いインピーダンスとなるコイル29を設け、第1の送信時において第1、第2及び第4のスイッチ素子8、4、14をON状態に、第2の送信時において第2、第3及び第4スイッチ素子4、14、18をON状態にする。



【特許請求の範囲】

【請求項1】送信回路が接続される第1及び第2の送信端子と、受信回路が接続される第1及び第2の受信端子と、送信信号を所定の送信周波数帯域に制限するとともに、受信信号を所定の受信周波数帯域に制限するダイプレクサと、前記第1の送信端子と前記ダイプレクサとの間に接続される第1のスイッチ素子と、前記第1の受信端子と前記ダイプレクサとの間に接続される第1の送信信号の入／4の線路長を有する第1の伝送線路と、前記第1の伝送線路の第1の受信端子側端部とグランド電極との間に接続される第2のスイッチ素子と、前記第2の送信端子と前記ダイプレクサとの間を接続される第3のスイッチ素子と、前記第2の受信端子と前記ダイプレクサとの間に接続される第2の送信信号の入／4の線路長を有する第2の伝送線路と、前記第2の伝送線路の第2の受信端子側端部とグランド電極との間に接続される第4のスイッチ素子と、送受信を制御する第1及び第2の制御端子とを備えるとともに、前記第1の伝送線路と前記第2の伝送線路との間に、コイルを介して接続するとともに、

第1の送信信号の送信時において第1、第2及び第4のスイッチ素子をオン状態に、第2の送信信号の送信時において第2、第3及び第4のスイッチ素子をオン状態にすることを特徴とする送受信制御回路。

【請求項2】前記コイルはミアンダ線路パターンまたは巻き線路から成ることを特徴とする請求項1記載の送受信制御回路。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、送受信制御回路、特にデュアルバンド対応の送受信制御回路に関するものである。

【0002】

【従来の技術】送受信制御回路は、2つの異なる送受信周波数帯域に対応する携帯電話機等においては、アンテナと送信回路間及び受信回路間の接続を切り替える用途で用いられる。

【0003】この送受信制御回路の構成としては、ダイプレクサDと2つのスイッチ回路S1、S2を組み合わせたものが用いられている。そして、アンテナANTからの受信信号は、送受信制御回路の第1又は第2の受信端子を介して受信回路RXに供給される。また、送信回路TXからの送信信号は、送受信制御回路の第1又は第2の送信端子、送受信制御回路を介してアンテナANTに給される。

【0004】このようなスイッチング回路S1、S2に、スイッチ素子としてPINダイオードを用いた従来の送受信制御回路の回路図を図9に示す。

【0005】第1の送信端子124はコンデンサ111を介してPINダイオード108のアノード側に接続さ

れている。このPINダイオード108のカソード側はコンデンサ102を介してダイプレクサ101の第2の端子131に、また伝送線路103に接続される。

【0006】この伝送線路103は第1の送信端子124に入力される第1の送信信号の入／4となるような線路長を有し、コンデンサ107を介して第1の受信端子123に接続される。そして、伝送線路103の受信端子側はPINダイオード104のアノード側に接合され、このPINダイオード104のカソードは接地される。このPINダイオード104、108をスイッチ素子としてオン／オフ動作させるためのバイアス電流は、第1の制御端子127に供給される。尚、実際には、第1の制御端子127から抵抗110、コイル9を介して、PINダイオード108のアノード側、PINダイオード104のアノード側に供給されることになる。

【0007】ここでコンデンサ102はPINダイオード108、104に流れるバイアス電流がダイプレクサ101に流れ出すことを防止するためのカップリングコンデンサである。また、コンデンサ107、111はPINダイオード108、104に流れるバイアス電流が送信回路や受信回路に流れ出すことを防止するためのカップリングコンデンサである。

【0008】コイル109は第1の制御端子127と第1の送信端子124間に高インピーダンス状態に保ち、第1の送信端子124から供給される信号（第1の送信信号）が第1の制御端子127に流れることを防止している。

【0009】同様に、ダイプレクサ101の第3の端子132のコンデンサ112を介して接続される回路は、上述の第1の送受信側の回路と同様な構成となっている。但し、伝送線路113は第2の送信端子126に入力される第2の送信信号の入／4となるような線路長を有している。

【0010】例えば、第1の送受信側の回路において、第1の送信端子124から第1の送信信号を送信する場合、第1の制御端子127より加えた正の電圧を供給し、PINダイオード104、108にバイアス電流を流して、オン状態とする。これより、ダイプレクサ101の第2の端子131と第1の送信端子124間にPINダイオード108によりほとんど損失がなく接続される。

【0011】また伝送線路103は、オン状態のPINダイオード104を介して接地されるためにショートスタブとして動作する。そして、この伝送線路103が第1の送信信号の入／4となるような線路長を有するためにはダイプレクサ101の第2の端子131と第1の受信端子123間に高インピーダンス状態になり、実質的に切り離された状態になる。

【0012】したがって第1の送信端子124から供給された第1の送信信号は第1の受信端子124にほとん

ど流れず、ダイプレクサ101の第2の端子131にはほとんど流れる。

【0013】ダイプレクサ101の第2の端子131に供給された第1の送信信号はダイプレクサ101の第1の端子130を介してアンテナ端子122に出力される。

【0014】また、第2の送信信号の送信受信時においても、上述の回路と同様に動作する。

【0015】第1の受信信号の受信時においては、第1の制御端子127に負の逆バイアス電圧を加えるか、LOW状態としてPINダイオード104、108と共にオフとする。これにより、第1の送信端子124とダイプレクサ101の第2の端子131間が実質的に切断状態となる。また、ダイプレクサ101の第2の端子31と第1の受信端子123間の伝送線路103により、ダイプレクサ101の第2の端子131と第1の受信端子123間はほとんど損失がなく接続される状態となる。

【0016】したがってアンテナ端子122から入力された第1の受信信号は、ダイプレクサ101を介して第1の送信端子124にほとんど流れず、第1の受信端子123に伝送される。

【0017】第2の受信信号の受信時には、PINダイオード14、18をオフさせることで、第2の受信信号は、第2の送信端子126にほとんど流れず、第2の受信端子125に伝送される。

【0018】以上のように第1の制御端子127に加える電圧により第1の送受信信号を切り替えることができ、また、第2の制御端子128に加える電圧により第2の送受信信号を切り替えることができる送受信制御回路となる。

【0019】

【発明が解決しようとする課題】従来の構成の送受信制御回路は、第1の送信信号の送信時において、第1の制御端子127より加えた正の電圧により、PINダイオード104、108はバイアス電流が流れオン状態となる。そして、ダイプレクサ101の第2の端子131と第1の送信端子124との間はほとんど損失がなく接続される。また、ダイプレクサ101の第2の端子131と第1の受信端子123との間は、ショートスタブとして動作する伝送線路103が存在し、第1の受信端子123には第1の送信信号は流れない。また、この伝送線路103が第1の送信信号の1/4となるような線路長を有するために、ダイプレクサ101の第2の端子131と第1の受信端子123間は高インピーダンス状態になり、ダイプレクサ1の第2の端子131と第1の受信端子123間は切り離された状態になる。

【0020】しかしながら、第1の送信信号の送信時において、第1の送信端子124より供給された第1の送信信号が、ダイプレクサ101で発生するわずかな不整合によりダイプレクサ101の第2の端子131及び第3

の端子132にわずかに反射される。

【0021】さらに別の信号源からアンテナへ入射された第1の送信周波数と同じ周波数の雑音がアンテナ端子122からダイプレクサ101の第2の端子131及び第3の端子132へ出力される。

【0022】その結果、ダイプレクサ101の第2端子131へ反射された信号及び別の信号源より入力された雑音は、第1の制御端子127に正の電圧を加えることにより第1の受信端子23にはほとんど反射信号及び雑音が伝わらない。

【0023】しかしながら、ダイプレクサ101の第3端子132へ反射された信号及び別の信号源より入力された雑音は、第2の制御端子128より正の電圧を加えることにより、第2の送信端子126に第1の送信信号及び雑音が漏れる。

【0024】逆に、第2の制御端子128に負の逆バイアス電圧を加えるか、LOW状態としてPINダイオード114、118と共にオフさせるとダイプレクサ101の第3端子132へ反射された信号及び別の信号源より入力された雑音が第2の受信端子125に漏れる。

【0025】また、第2の送信信号の送信時において、第2の送信端子126より入力された第2の送信信号がダイプレクサ101で発生するわずかな不整合によりダイプレクサ101の第2の端子131及び第3の端子132にわずかに反射される、またダイプレクサ101の第2の端子131にさらにわずかに反射される。

【0026】さらに別の信号源からアンテナへ入射された第2の送信周波数と同じ周波数の雑音がアンテナ端子122からダイプレクサ101の第2の端子131及び第3の端子132へ出力される。

【0027】ダイプレクサ1の第3端子132へ反射された信号及び別の信号源より入力された雑音は第2の制御端子128に正の電圧を加えることにより第2の受信端子125にはほとんど反射信号及び雑音が伝わらない。

【0028】しかしながら、ダイプレクサ101の第2端子131へ反射された信号及び別の信号源より入力された雑音は、第1の制御端子127より正の電圧を加えることにより、第1の送信端子126に第1の送信信号及び雑音が漏れる。

【0029】逆に、第1の制御端子127に負の逆バイアス電圧を加えるか、LOW状態としてPINダイオード104、108と共にオフさせるとダイプレクサ1の第2端子31へ反射された信号及び別の信号源より入力された雑音が第1の受信端子123に漏れる。

【0030】ここでデュアルバンド対応の携帯電話において送受信信号処理を行う送受信制御回路では、第1の送信信号の送信時において、第1の送信信号の周波数において第1の送信端子124と第1の受信端子123間、第1の送信端子124と第2の受信端子125間、

第1の送信端子124と第2の送信端子126間、アンテナ端子122と第1の受信端子123間、アンテナ端子122と第2の受信端子125間、アンテナ端子122と第2の送信端子126間のアイソレーションが必要である。

【0031】また同様に、第2の送信信号の送信時において、第2の送信信号の周波数において第2の送信端子126と第1の受信端子123間、第2の送信端子126と第2の受信端子125間、第2の送信端子124と第2の送信端子126間、アンテナ端子22と第1の受信端子123間、アンテナ端子122と第2の受信端子125間、アンテナ端子122と第1の送信端子123間のアイソレーションが必要である。

【0032】しかし、従来の送受信制御回路では、以上のように第1の送信信号の送信時において、第2の制御端子128に正の電圧を加えることにより第1の送信端子124と第2の送信端子126間のアイソレーションが悪くなり、逆に第2の制御端子128に負の逆バイアス電圧を加えるか、LOW状態とすると第1の送信端子124と第2の受信端子125間のアイソレーションが悪くなるという問題があった。

【0033】また、第2の送信信号の送信時において、第1の制御端子127に正の電圧を加えることにより第2の送信端子126と第1の送信端子124間のアイソレーションが悪くなり、逆に第1の制御端子127に負の逆バイアス電圧加えるか、LOW状態とすると、第2の送信端子126と第1の受信端子123間のアイソレーションが悪くなるという問題があった。

【0034】本発明は上述の問題点に鑑みて案出されたものであり、その目的は、デュアルバンド対応の携帯電話で、各周波数帯域における送信時を行っても、送受信端子間のアイソレーションおよびアンテナ端子と各送受信端子間のアイソレーションを十分に確保しつつ、各送信端子からアンテナ端子まで損失の増加がなく、送信信号に供給される雑音信号に対して、他の端子に流すことが一切ない送受信制御回路を提供することにある。

[0035]

【課題を解決するための手段】本発明は、アンテナが接続されるアンテナ端子と、送信回路が接続される第1及び第2の送信端子と、受信回路が接続される第1及び第2の受信端子と、前記送信回路から入力された送信信号を所定の送信周波数帯域に制限して前記アンテナに出力するとともに、前記アンテナで受信された受信信号を所定の受信周波数帯域に制限して前記受信回路に出力するダイブレクサと、前記第1の送信端子と前記ダイブレクサとの間に接続される第1のスイッチ素子と、前記第1の受信端子と前記ダイブレクサとの間に接続される第1の送信信号の入／4の線路長を有する第1の伝送線路と、前記第1の伝送線路の第1の受信端子側とグランド電極との間に接続される第2のスイッチ素子と、前記第

2の送信端子と前記ダイプレクサとの間を接続される第3のスイッチ素子と、前記第2の受信端子と前記ダイプレクサとの間に接続される第2の送信信号の入／4の線路長を有する第2の伝送線路と、前記第2の伝送線路の第2の受信端子側とグランド電極との間に接続される第4のスイッチ素子と、送受信を制御する第1及び第2の制御端子とを備えるとともに、前記第1の伝送線路と前記第2の伝送線路との間に、コイルを介して接続するとともに、第1の送信信号の送信時において第1、第2及び第4のスイッチ素子をオン状態に、第2の送信信号の送信時において第2、第3及び第4のスイッチ素子をオフ状態にすることを特徴とする送受信制御回路である。

【0036】そして、コイルとしては、ミアンダ線路パターンまたは巻き線路からなる。

【0037】

【作用】本発明の送受信制御回路は、第1の送信信号を送信すべく、第1の送信端子とアンテナ端子間の第1のスイッチ素子をオンとし、また、アンテナ端子と第1の受信端子との間の第1の送信信号の入／4の線路長を有する第1の伝送線路をショートスタブとして動作させても、第1の伝送線路から第2の伝送線路間に、第1、2の送受信信号に対して十分インピーダンスが高いコイルを加えることにより、第1の伝送線路と第2の伝送線路間の送受信信号に対するアイソレーションを十分に確保できる。

【0038】また、第2の送信端子からアンテナ端子間の第2のスイッチ素子をオフしつつ、第4スイッチ素子をオンとすることができます。即ち、アンテナ端子と第2の受信端子との間の第2の送信信号の入／4の線路長を有する第2の伝送線路をショットスタブとして動作させることができる。

【0039】によって第1の送信端子からアンテナ端子まで損失の増加がほとんどなく第1の送信信号を伝送でき、また第1の送信端子と第1の受信端子間及び第1の送信端子と第2の送信端子間のアイソレーションを維持でき、さらに第1の送信端子と第2の受信端子間のアイソレーションも良くすることができる。

【0040】加えて別の信号源をもつ第1の送信信号と同一周波数の雑音に対するアンテナ端子と第2の受信端子間のアイソレーションも良くすることができる。

【0041】また、第2の送信信号の送信時においても、第1の送信信号の送信時と同様、第2の送信端子からアンテナ端子まで損失の増加がほとんどなく第2の送信信号を伝送でき、また第2の送信端子と第2の受信端子間及び第2の送信端子と第1の送信端子間のアイソレーションを維持でき、さらに第2の送信端子と第1の受信端子間のアイソレーションも良くすることができる。

【0042】加えて別の信号源をもつ第2の送信信号と同一周波数の雑音に対するアンテナ端子と第1の受信端子間のアイソレーションも良くすることができる。

【0043】

【発明の実施の形態】本発明の送受信制御回路を、図面に基づいて詳説する。

【0044】図8は典型的な送受信制御回路のブロック回路図であり、図1は、本発明の送受信制御回路の回路図である。

【0045】図8において、送受信制御回路は、ダイプレクサD及び第1の送受信信号の切り換え処理を行うスイッチング回路S1、第2の送受信信号の切り換え処理を行うスイッチング回路S2とから構成されている。そして、第1のスイッチング回路S1の第1の受信端子には第1の受信回路が接続し、第2のスイッチング回路S2の第2の受信端子には第2の受信回路が接続している。そして、第1のスイッチング回路S1の第1の送信回路には第1の送信回路が接続し、第2のスイッチング回路S2の第2の送信端子には第2の送信回路が接続している。尚、図8では、第1の受信回路と第2の受信回路とを同一の受信回路RXで示しており、第1の送信回路と第2の送信回路とを同一の送信回路TXで示している。

【0046】図1の本発明の送受信制御回路において、ダイプレクサD(1)は、アンテナ22と接続する第1の端子30、第1のスイッチング回路S1と接続する第2の端子31、スイッチング回路S2と接続する第3の端子32を有している。

【0047】また、スイッチング回路S1は、コンデンサ2と第1の受信端子23との間に、第1の伝送線路3、第2のスイッチ素子であるPINダイオード4、コンデンサ7が接続されている。また、第1の送信端子24とコンデンサ2との間に、コンデンサ11、第1のスイッチ素子であるPINダイオード8が接続されている。

【0048】同時に、第1の制御端子27とPINダイオード8との間に、コイル9、抵抗10とが接続されている。

【0049】第1の送信端子24はコンデンサ11を介してPINダイオード8のアノード側に接続され、このPINダイオード8のカソード側はコンデンサ2を介してダイプレクサ1の第2の端子31に接続されている。

【0050】この伝送線路3は第1の送信端子24に入力される第1の送信信号の中心的な周波数に対して $\lambda/4$ となるような線路長を有している。また、伝送線路3の受信端子側端部は、コンデンサ7を介して第1の受信端子23に接続される。

【0051】この伝送線路3の受信端子側端部はPINダイオード4のアノード側に接合され、このPINダイオード4のカソードが接地される。

【0052】そして、PINダイオード4、8は、第1の制御端子27から供給されるバイアス電流によってオン/オフ動作するスイッチ素子として動作する。尚、バイアス電流は、第1の制御端子27より抵抗10とコイ

ル9を介して供給されることになる。

【0053】ここで、コンデンサ2は、バイアス電流がダイプレクサ1およびダイプレクサ1の一部を介してグランドまたは送受信制御回路の外に流れ出すことを防止するためのカップリングコンデンサである。コンデンサ7、11は送信回路や受信回路に流れ出すことを防止するためのカップリングコンデンサである。コイル9は第1の制御端子27と送信端子24間を高インピーダンス状態に保ち、第1の送信信号が制御端子27に流れることを防ぐために用いられる。

【0054】例えば、第1の送受信信号の送信時には、第1の制御端子27にPINダイオード8、PINダイオード4をON動作させるバイアス電流を供給する。これにより、第1の伝送線路3は、オン状態のPINダイオード4を介して接地され、ショートスタブとして動作する。これにより、第1の伝送線路3は、第1の送信信号に対して高いインピーダンスを示し、第1の送信信号が第1の受信端子23に伝送されることがない。

【0055】また、受信時には、PINダイオード8、PINダイオード4にOFF状態となるバイアス電流（バイアス電流を流さない場合も含む）を供給する。これにより、第1の伝送線路3は単なる伝送線路となる。また、PINダイオード8がOFF状態となる。その結果、第1の受信信号は、第1の送信端子24及び第1の制御端子27側に流れず、第1の伝送線路3を介して第1の受信端子23に伝送されることになる。

【0056】また、コンデンサ12、第2の伝送線路13、第4のスイッチ素子であるPINダイオード14、コンデンサ17、コンデンサ21、第3のスイッチ素子であるPINダイオード18、コイル19、抵抗20から成る第2のスイッチング回路S2も同様の構成となっている。但し、第2の伝送線路13の線路長が、第2の送信信号の中心的な周波数に対して、 $\lambda/4$ の長さに相当するように設定されている。

【0057】ここで、本実施例では、第1の伝送線路13の一端部と第2の伝送線路13の一端部との間にコイル29を介して接続ものである。例えば、図1では、第1のスイッチング回路S1側の第1の伝送線路3のダイプレクサ側端部(PINダイオード8のカソード側からPINダイオード4のアノード側までの任意の点)と、第2のスイッチング回路S2側の第2の伝送線路13のダイプレクサ側端部(PINダイオード18のカソード側からPINダイオード14のアノード側までの任意の点)との間に、コイル29で接続している。尚、このコイル29の接続は、第1及び第2の伝送線路3、13の他端部どうし、また、第1及び第2の伝送線路3、13部分など任意の位置に接続してもよい。

【0058】第1の送信信号の送信時において、第1の制御端子27より加えた正の電圧により、PINダイオード4、8にバイアス電流が流れ、各々のPINダイオ

ード4、8はON状態となる。同時に、上述のコイル29を介して、PINダイオード14のアノード側にも上述のバイアス電流が流れ、その結果、第4のスイッチ素子であるPINダイオード14のONとなる。

【0059】従って、第1のスイッチング回路S1においては、上述したようにダイプレクサ1の第2の端子31と第1の送信端子24との間は、PINダイオード8によりほとんど損失がなく接続されることになる。

【0060】また、ダイプレクサ1の第2の端子31と第1の受信端子23間の伝送線路3はオン状態のPINダイオード4により接地されるためにショートスタブとして動作するが、この伝送線路3が第1の送信信号の入／4となるような線路長を有するために、ダイプレクサ1の第2の端子31と第1の受信端子23間に高インピーダンス状態になる。その結果、ダイプレクサ1の第2の端子31と第1の受信端子23間は切り離された状態になる。

【0061】したがって、第1の送信端子24に供給された第1の送信信号は、第1の受信端子24にほとんど流れずダイプレクサ1の第2の端子31にほとんど流れり。

【0062】その結果、第1の送信端子24に入力された第1の送信信号は、ダイプレクサ1の第1の端子30を介してアンテナ端子22に出力される。

【0063】同時に、第2のスイッチング回路S2において、第2の制御端子28に負の逆バイアス電圧を加えるか、LOW状態としてPINダイオード18をオフさせることで第2の送信端子26とダイプレクサ1の第3の端子32間を切断状態とする。

【0064】また、コイル29は第1の送受信信号が、コイル29を介して信号が伝わらないように、高インピーダンスのコイルを用いる。そして、オン状態のPINダイオード14により伝送線路13の第2の受信端子25端部側は接地される。

【0065】したがって、ダイプレクサ1で発生する第1の送信信号の反射波及びアンテナから入力される第1の送信信号と同一周波数の雑音は、伝送線路13の第2の受信端子側が接地されているため、ほとんど第2の受信端子25に流れない。また、第2の送信信号の送信時において、第2の制御端子28より加えた正の電圧によりPINダイオード4、14、18をON状態とし、第1の制御端子27に負の逆バイアス電圧を加えるか、LOW状態としてPINダイオード18をオフさせる。

【0066】これより、第2の送信端子26に入力された第2の送信信号は第2の受信端子25に、ほとんど流れずダイプレクサ1の第3の端子32にほとんど流れり。そして、ダイプレクサ1の第3の端子32に入力された第2の送信信号はダイプレクサ1の第1の端子30を介してアンテナ端子22に出力される。

【0067】またコイル29は、第2の送受信信号がコ

イル29を介して信号が伝わらないように高インピーダンスのコイルを用いる。したがって、ダイプレクサ1で発生する第2の送信信号の反射波及びアンテナから入力される第2の送信信号と同一周波数の雑音は、ショートスタブとして動作する伝送線路3により、第1の受信端子23にほとんど流れない。

【0068】第1の受信信号の受信時には、第1の制御端子27及び第2の制御端子28に負の逆バイアス電圧を加えるか、LOW状態として、PINダイオード4、8、14、18をオフとする。

【0069】これにより第1の送信端子24とダイプレクサ1の第2の端子31間を切断状態となる。また、ダイプレクサ1の第2の端子31と第1の受信端子23間の伝送線路3により、ダイプレクサ1の第2の端子31と第1の受信端子23間はほとんど損失がなく接続される状態となる。

【0070】尚、ダイプレクサ1の第2の端子31と第2のスイッチング回路S2との間には、高インピーダンスのコイル29が介在されているため、第1の受信信号は一切、第2の受信端子25及び第2の送信端子26に現れることがない。

【0071】したがって、アンテナ端子22から入力された第1の受信信号は、第2の受信端子25、第2の送信端子26及び第1の送信端子24にほとんど流れず、第1の受信端子23に伝送される。

【0072】同様に、第2の受信信号の受信時には、第2の送信端子26とダイプレクサ1の第2の端子32間を切断状態となる。また、ダイプレクサ1の第2の端子32と第2の受信端子25間の伝送線路13により、ダイプレクサ1の第2の端子32と第2の受信端子25間はほとんど損失がなく接続される状態となる。

【0073】尚、上述したように、コイル29により、第1の受信端子23及び第1の送信端子24に、第2の受信信号が現れることがない。

【0074】したがって、アンテナ端子22から入力された第2の受信信号は、第1の受信端子23、第1の送信端子24及び第2の送信端子26にほとんど流れず、第2の受信端子25に伝送される。

【0075】図1の回路図のコイル29について、図2に示すように、ミアンダ線路パターンで構成した例を示す。

【0076】ここで、ミアンダ線路143及びミアンダ線路143の入出力電極141、142は、回路基板140の表層面にあるが、ミアンダ線路143及びミアンダ線路143の入出力電極141、142の一部または全部が回路基板140に内層化していても良い。

【0077】また図1の回路図のコイル29を、図3に示すように巻線パターンを用いても良い。この巻線パターンにおいて、回路基板の分解斜視図のように、第1層目の誘電体154と第2層目の誘電体層155との間及

び、第2誘電体層155と第3の誘電体層156との間に夫々、巻き線パターン161、162を形成する。

【0078】そして、第1の巻線パターン161と第2の巻き線パターン162との間をビアホール導体160を介して接合する。これにより、第1の巻き線パターン161と第2の巻き線パターン162とが1つのコイルとして動作することになる。

【0079】尚、符号158、159は巻き線路の出入力端部であり、この入出力端部158、159が、送受信制御回路の例え、第1の伝送線路3及び第2の伝送線路13のダイブレクサ側の一端部に夫々接続される。

【0080】尚、図2に示す单板状回路基板や図3に示す多層回路基板の表面または内部には、図1に示す送受信制御回路を構成する所定配線パターンや伝送線路3、13を同時に形成してもよい。

【0081】

【実施例】本発明者は、第1のスイッチング回路S1を取り扱う第1の送受信号の周波数帯を880～915MHz、第2のスイッチング回路S2で取り扱う第2の送受信号の周波数帯を1710～1910MHzの送受信制御回路を作成した。

【0082】そして、第1の制御端子27(127)に2.6V(ダイオード8、4、及び14がON状態)を、第2の制御端子28(128)に0V(ダイオード18がOFF状態)を印加して、第1の送信信号の送信時におけるアンテナ端子までの伝送損失を調べた。

【0083】その結果、図9に示す従来の送受信制御回路において、第1の送信端子124からアンテナ端子122までの伝送損失が1.0dBであった。これに対して、本発明の送受信制御回路では、第1の送信端子24からアンテナ端子22までの伝送損失が1.0dBと同様であった。

【0084】図9に示す従来の送受信制御回路の各端子間のアイソレーションと、本発明の送受信制御回路のアイソレーションを夫々比較した。

【0085】例えば、第1の送信端子24(124)から第1の受信端子23(123)までのアイソレーションについて、28.4dBと変化が見られないものの、第1の送信端子24(124)から第2の受信端子25(125)までのアイソレーションが33.2dBから34.5dBに、アンテナ端子22(122)から第2の受信端子25(125)までのアイソレーションが31.7dBから34.0dBに改善された。

【0086】図4は、送受信制御回路における第1の送信端子24(124)から第2の受信端子25(125)までの伝送特性を示す。

【0087】図4(a)は、従来の送受信制御回路の伝送特性であり、図4(b)は、本発明の送受信制御回路の伝送特性である。尚、この特性図は、第1の制御端子27(127)に2.6Vを、第2の制御端子28(1

28)に0Vを印加した。

【0088】図5は、同じくアンテナ端子22(122)から第2の受信端子25(125)までの伝送特性を示す。図5(a)は、従来の送受信制御回路の伝送特性であり、図5(b)は、本発明の送受信制御回路の伝送特性である。尚、この特性図は、第1の制御端子27に2.6Vを、第2の制御端子28に0Vを印可した場合の第1の送信端子24から第2の受信端子25までの伝送特性を示す。

【0089】また第1の制御端子27(127)に0Vを、第2の制御端子28(128)に2.6Vを印加した場合、第2の送信信号の送信時において、従来の送受信制御回路から本発明の送受信制御回路にすることにより第2の送信端子26(126)からアンテナ端子22(122)までの伝送損失が従来1.6dBであったのに対して、本発明の回路でも、1.6dBとなり、また第2の送信端子26(126)から第2の受信端子25(125)までのアイソレーションが、従来回路では25.4dBであったのに対して、本発明の回路では、25.3dBとあまり変わらないのに対し、第2の送信端子26(126)から第1の受信端子23(123)までのアイソレーションが、従来回路では24.7dBであったのに対して、本発明の回路では34.0dBとなる。同様に、アンテナ端子22(122)から第1の受信端子23(123)までのアイソレーションが従来回路では26.7dBであるのに対して、本発明の回路では33.6dBへと改善される。

【0090】図6は、第2の送信端子26(126)から第1の受信端子23(123)までの伝送特性を示す。尚、第1の制御端子27(127)に0Vを、第2の制御端子28(128)に2.6Vを印加した。

【0091】図6(a)は、従来の送受信制御回路の伝送特性であり、図6(b)は、本発明の回路の伝送特性である。

【0092】図7は、アンテナ端子22(122)から第1の受信端子23(123)までの伝送特性を示す。尚、第1の制御端子27(127)に0Vを、第2の制御端子28(128)に2.6Vを印加した。

【0093】図7(a)は、従来の送受信制御回路の伝送特性であり、図7(b)は、本発明の回路の伝送特性である。

【0094】さらに従来の送受信制御回路から本発明の送受信制御回路にすることにより第1、第2の制御端子に0Vを印可した場合の第1の受信信号の受信時において、アンテナ端子22(122)から第1の受信端子23(123)までの通過損失が1.3dBから1.4dBとあまり変わらなかった。

【0095】同様に第1、第2の制御端子に0Vを印可した場合の第2の受信信号の受信時においてもアンテナ端子22(122)から第2の受信端子25(125)

までの通過損失が1.5dBから1.5dBと変わらなかった。

【0096】

【発明の効果】本発明の送受信制御回路は、デュアルバンド対応であり、第1の送信信号の送信時において、送信端子からアンテナ端子まで送信信号の伝送損失が小さく、且つ第1の送信端子と第1の受信端子間のアイソレーションを維持したまま、第1の送信端子と第2の受信端子間のアイソレーションが向上できる。

【0097】また第2の送信信号の送信時において送信端子からアンテナ端子まで送信信号の伝送損失が小さく、且つ第2の送信端子と第2の受信端子間のアイソレーションを維持したまま、第2の送信端子と第1の受信端子間のアイソレーションが向上できる。

【0098】さらに第1、第2の受信信号の伝送損失も小さく維持できる。

【0099】以上のように、送受信端子間のアイソレーションおよびアンテナ端子と各送受信端子間のアイソレーションを十分に確保しつつ、各送信端子からアンテナ端子まで損失の増加がなく、送信信号に供給される雑音信号に対して、他の端子に流すことが一切ない送受信制御回路となる。

【図面の簡単な説明】

【図1】本発明の送受信制御回路の回路図である。

【図2】本発明の送受信制御回路に用いるコイル部分の外観斜視図である。

【図3】本発明の送受信制御回路に用いるコイル部分の別の回路基板の分解斜視図である。

【図4】送受信制御回路の第1の送信信号の送信時における第1の送信端子から第2の受信端子への伝送特性であり、(a)は従来の送受信制御回路の伝送特性図であり、(b)は、本発明の送受信制御回路の伝送特性図である。

【図5】送受信制御回路の第1の送信信号の送信時におけるアンテナ端子から第2の受信端子への伝送特性であり、(a)は従来の送受信制御回路の伝送特性図であ

り、(b)は、本発明の送受信制御回路の伝送特性図である。

【図6】送受信制御回路の第2の送信信号の送信時における第2の送信端子から第1の受信端子への伝送特性であり、(a)は従来の送受信制御回路の伝送特性図であり、(b)は、本発明の送受信制御回路の伝送特性図である。

【図7】送受信制御回路の第2の送信信号の送信時におけるアンテナ端子から第1の受信端子への伝送特性であり、(a)は従来の送受信制御回路の伝送特性図であり、(b)は、本発明の送受信制御回路の伝送特性図である。

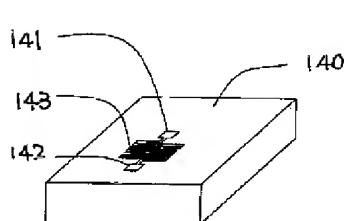
【図8】典型的なデュアルバンド対応の送受信制御回路のブロック図である。

【図9】従来の送受信制御回路の回路図である。

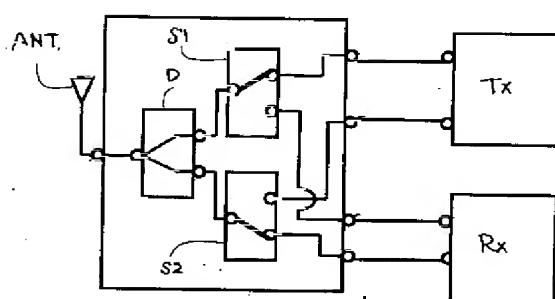
【符号の説明】

- 1、101、D … ダイフレクサ
- 3、103 … 第1の伝送線路
- 13、113 … 第2の伝送線路
- 8、108 … 第1のスイッチ素子 (PINダイオード)
- 4、104 … 第2のスイッチ素子 (PINダイオード)
- 18、118 … 第3のスイッチ素子 (PINダイオード)
- 14、114 … 第4のスイッチ素子 (PINダイオード)
- 29 … コイル
- 22、122 … アンテナ端子
- 23、123 … 第1の受信端子
- 24、124 … 第1の送信端子
- 25、125 … 第2の受信端子
- 26、126 … 第2の送信端子
- 27、127 … 第1の制御端子
- 28、128 … 第2の制御端子

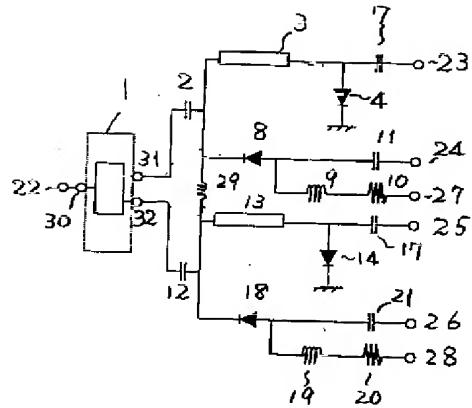
【図2】



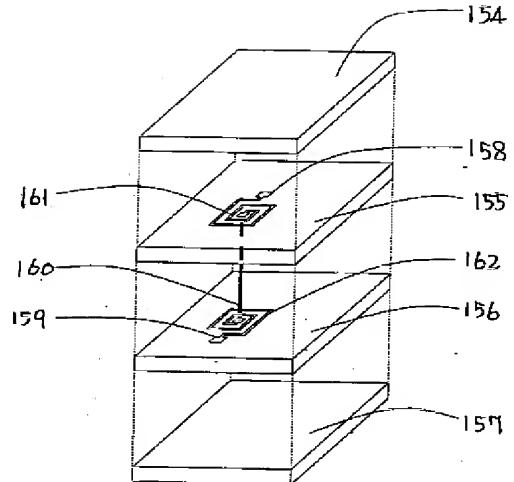
【図8】



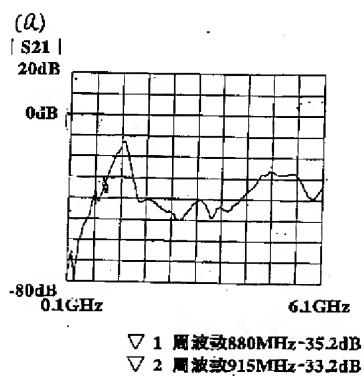
【図1】



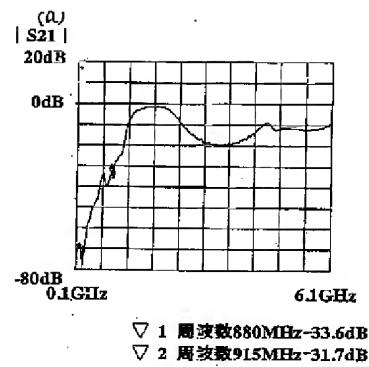
【図3】



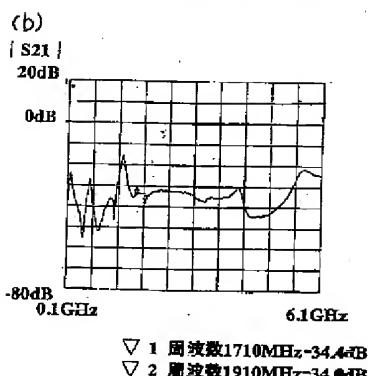
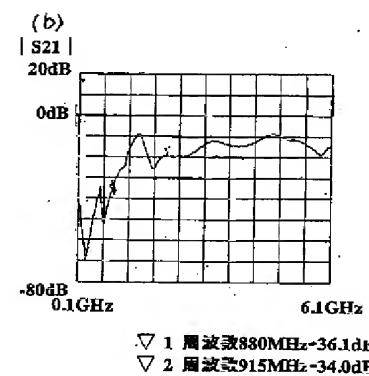
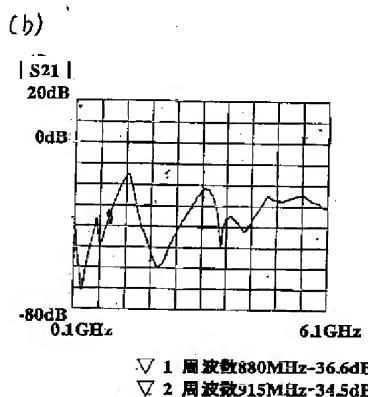
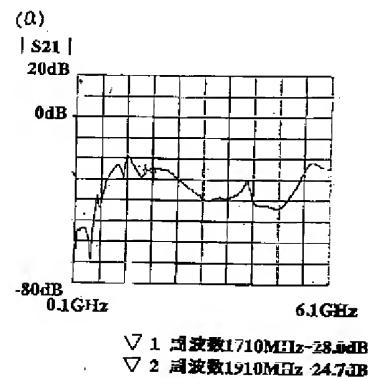
【図4】



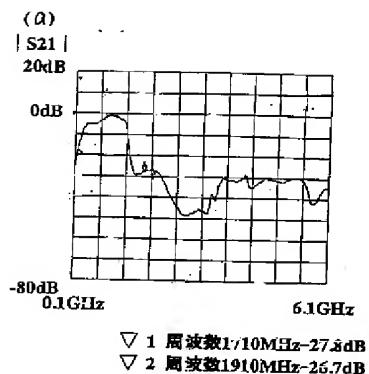
【図5】



【図6】



【図7】



【図9】

